

LA6544H — モノリシックリニア集積回路 CD-ROM 用 4CHブリッジ(BTL)ドライバ

LA6544H は、CD-ROM 用に開発する 4CH ブリッジ (BTL) ドライバである。

機能

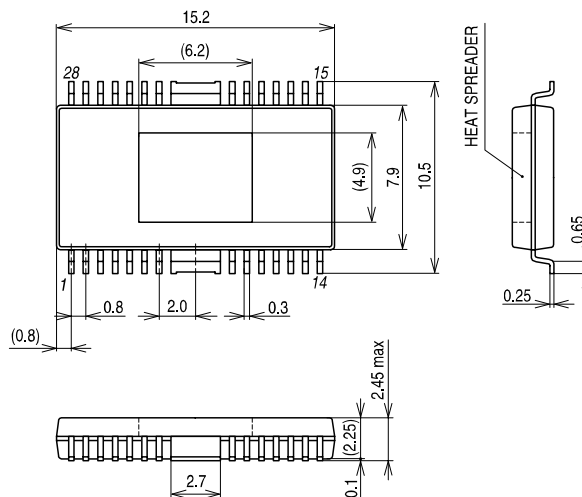
- ・ブリッジ接続 (BTL) POWER AMP 4CH。
- ・2 電源を使用することにより、VCE (残り電圧) が小さい(CH1~3)。
- ・ I_O MAX 1A。
- ・MUTE 回路(出力 ON/OFF)付き。
(MUTE:LOW で出力 OFF、HI で出力 ON。MUTE1:CH1、MUTE2:CH2,3,4 に対して動作)
- ・過熱保護回路 (サーマルシャットダウン) 内蔵。
- ・出力段電源を分割 (VS1:CH1,2,3 VS2:CH4)。

絶対最大定格/Ta=25

項目	記号	条件	定格値	unit
最大電源電圧 1	V _{CC} max	V _{CC} VS1,2	14	V
最大電源電圧 2	VS max	VS1,2 V _{CC} VS1,2	14	V
最大入力電圧	V _{IN} max	V _{IN} 1~4 の各入力端子	13	V
MUTE 端子電圧	VMUTE max		13	V

次ページへ続く。

外形図 3234B
(unit : mm)



■本書記載の製品は、極めて高度の信頼性を要する用途(生命維持装置、航空機のコントロールシステム等、多大な人的・物的損害を及ぼす恐れのある用途)に対応する仕様にはなっていません。そのような場合には、あらかじめ三洋電機販売窓口までご相談下さい。

■本書記載の規格値(最大定格、動作条件範囲等)を瞬時たりとも越えて使用し、その結果発生した機器の欠陥について、弊社は責任を負いません。

SANYO : HSOP28HC (375mil)

LA6544H

前ページより続く。

項目	記号	条件	定格値	unit
許容消費電力	Pd max	IC 単体	0.82	W
		指定基板 (76.1 × 114.3 × 1.6mm ガラスエポキシ樹脂)	2	W
動作周囲温度	Topr		- 30 ~ + 85	
保存周囲温度	Tstg		- 55 ~ + 150	

許容動作範囲/Ta=25

項目	記号	条件	定格値	unit
動作電圧	VCC	VCC VS1,2	4 ~ 13	V
動作電圧	VS1,2	VS1,VS2 出力段電源、 VCC VS1,2	4 ~ 13	V

電気的特性/Ta=25 , VCC=VS2=12V, VS1=5V, VREF=2.5V

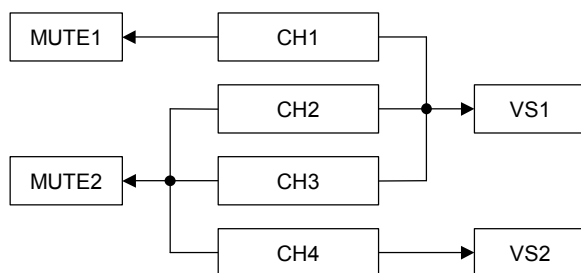
項目	記号	条件	min	typ	max	unit
VCC 無負荷消費電流 1	ICC-ON	出力 ON(MUTE1,2:H), VCC		10	25	mA
VCC 無負荷消費電流 2	ICC-OFF	出力 OFF(MUTE1,2:L), VCC			4	mA
VS1 無負荷消費電流 1	IS1-ON	出力 ON(MUTE1,2:H), VS1		20	35	mA
VS1 無負荷消費電流 2	IS1-OFF	出力 OFF(MUTE1,2:L), VS1			4	mA
VS2 無負荷消費電流 1	IS2-ON	出力 ON(MUTE1,2:H), VS2		5	10	mA
VS2 無負荷消費電流 2	IS2-OFF	出力 OFF(MUTE1,2:L), VS2			4	mA
出力オフセット電圧	VOF1 ~ VOF4	各 CH の + - 出力間電位差	- 50		50	mV
入力電圧範囲 1	VIN1	CH1 ~ 3 の入力電圧範囲	0		VS1	V
入力電圧範囲 2	VIN2	CH4 の入力電圧範囲	0		VS2	V
出力電圧 1	V01	I ₀ =700mA, CH1 ~ 3 の 出力間電圧差	4	4.5		V
出力電圧 2	V02	I ₀ =700mA, CH4 の出力間電圧差	10.5	11		V
閉回路電圧利得 1	VG1	CH1, 2, 3 BTL AMP 間電圧利得		7		dB
閉回路電圧利得 2	VG2	CH4 BTL AMP 間電圧利得		14		dB
スルーレート	SR	設計目標値		0.5		V/μs
MUTE ON 電圧	VMUTE	MUTE1,2。出力が ON する電圧 1		1.5	2	V

設計目標値であり、測定は行わない。

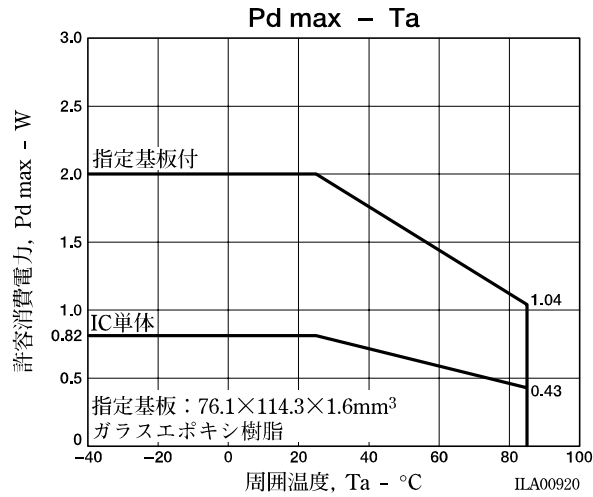
1 MUTE は、MUTE1,2 共に、HI で出力 ON、LOW で AMP 出力 OFF(出力 OFF のとき、出力はハイインピーダンスとなる)。

各 CH と MUTE、電源の関係は以下の通り。

システム図



LA6544H



端子説明

端子名	端子記号	端子番号	等価回路図	端子説明
V _{IN} * V _G * (入力)	V _{IN} 1 V _G 1 V _{IN} 2 V _G 2 V _{IN} 3 V _G 3 V _{IN} 4 V _G 4	3 2 1 28 27 26 25 24		各 CH の入力端子
V _O * (出力)	V _O 1 + V _O 1 - V _O 2 + V _O 2 - V _O 3 + V _O 3 - V _O 4 + V _O 4 -	10 11 13 14 15 16 18 19		各 CH の出力端子
MUTE	MUTE1 MUTE2	4 23		出力の ON/OFF

LA6544H

*1. ゲインの設定について (入力端子とゲイン調整用端子についての説明)

下図に、 V_{IN} 端子と V_G 端子の概略図を示す。

- 1) V_{IN} 端子と V_G 端子の間には、 $11k\Omega$ (TYP) の抵抗が入っているものとする。
- 2) V_G 端子は使用せず、 V_{IN} 端子のみ使用した場合、BTL (V_{O+} 、 V_{O-} 間) のゲインは、CH1 ~ 3 の場合、**7dB** (AMP 単体で 1dB)、CH4 の場合、**14dB** (AMP 単体で 8dB) の設定である。また、 V_{IN} 端子は使用せず、 V_G 端子に $11k\Omega$ の抵抗を外付けし、その抵抗端から入力した場合も同様である。
- 3) ゲインは、点 A から見た入力側の抵抗によって設定される。

V_G 端子のみ使用した場合、外付け抵抗を R とすると、BTL (V_{O+} 、 V_{O-} 間) のゲインは、CH1 ~ 3 の場合、

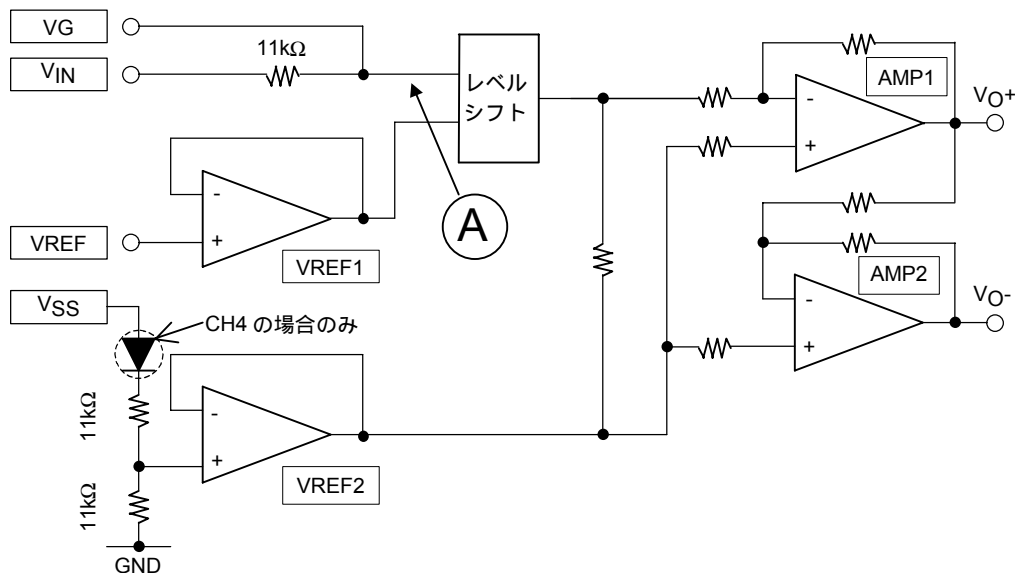
$20\log(11k\Omega/R) + 7(\text{dB})$ 、CH4 の場合、 **$(20\log 11k\Omega/R) + 14(\text{dB})$** となる。

また、 V_{IN} - V_G 間に $11k\Omega$ の抵抗を外付けし、 V_{IN} 端子から入力した場合、点 A から見た合成抵抗を R_z とすると、 $R_z=5.5k\Omega$ 、ゲインは、

$$\text{CH1} \sim \text{CH3} : 20\log(11k/5.5k\Omega) + 7 = 13(\text{dB})$$

$$\text{CH4} : 20\log(11k/5.5k\Omega) + 14 = 20(\text{dB})$$

となる。

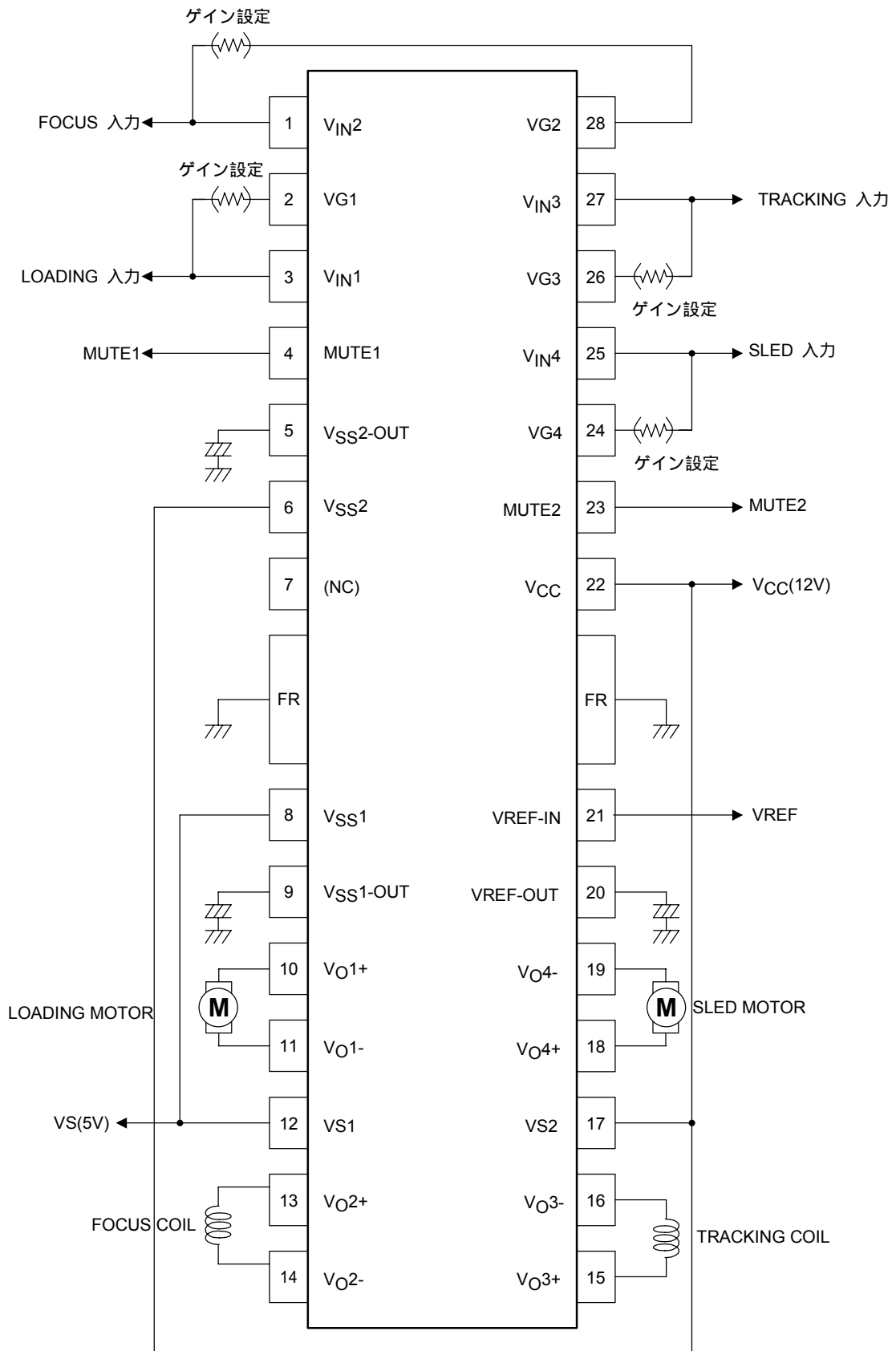


*2. オフセット電圧について

この IC は、レベルシフト回路が内蔵されている。 V_{REF} を基準に印加された入力、CH1 ~ CH3 場合 (V_{SS1})/2(V) の電圧を基準に、CH4 の場合、($V_{SS2}-V_{BE}(0.7)$)/2(V) の電圧を基準に出力される。

LA6544H

応用回路例



- 本書記載の製品は、定められた条件下において、記載部品単体の性能・特性・機能などを規定するものであり、お客様の製品（機器）での性能・特性・機能などを保証するものではありません。部品単体の評価では予測できない症状・事態を確認するためにも、お客様の製品で必要とされる評価・試験を必ず行って下さい。
- 弊社は、高品質・高信頼性の製品を供給することに努めております。しかし、半導体製品はある確率で故障が生じてしまいます。この故障が原因となり、人命にかかわる事故、発煙・発火事故、他の物品に損害を与えてしまう事故などを引き起こす可能性があります。機器設計時には、このような事故を起こさないような、保護回路・誤動作防止回路等の安全設計、冗長設計・機構設計等の安全対策を行って下さい。
- 本書記載の製品が、外国為替及び外国貿易法に定める規制貨物（役務を含む）に該当する場合、輸出する際に同法に基づく輸出許可が必要です。
- 弊社の承諾なしに、本書の一部または全部を、転載または複製することを禁止します。
- 本書に記載された内容は、製品改善および技術改良等により将来予告なしに変更することがあります。したがって、ご使用の際には、「納入仕様書」でご確認下さい。
- この資料の情報（掲載回路および回路定数を含む）は一例を示すもので、量産セットとしての設計を保証するものではありません。また、この資料は正確かつ信頼すべきものであると確信しておりますが、その使用にあたって第3者の工業所有権その他の権利の実施に対する保証を行うものではありません。